

應用邏輯演算法在大尺寸光罩的選擇性線寬補償

高文星¹ 沈文祥^{2,*} 張永全³

¹ 僑光科技大學資訊科技學系

² 僑光科技大學資訊管理學系

40721 台中市西屯區僑光路 100 號

³ 弘榮光罩股份有限公司

42879 台中市大雅區中部科學工業園區通山路 13 號

摘要

爲了大量生產液晶顯示面板中的薄膜電晶體液晶顯示器 (Thin-film transistor liquid-crystal display, TFT-LCD) 陣列和彩色濾光片, 必須利用照相平版印刷 (photolithography) 技術, 將光罩上的圖形轉換到液晶顯示面板基材上。因此光罩的精度對液晶顯示面板的品質具有決定性的影響。光罩製程簡單來說, 是在石英基板上塗上光阻材料, 利用雷射或電子束設備描繪出所需的各種圖形, 並且進行顯影的製程, 去除掉基板上已曝光的光阻材料, 再透過蝕刻的製程, 去除掉不被光阻材料覆蓋的鉻膜, 最後再清洗殘留下來的光阻材料, 最後便會依照鉻膜的線路, 讓圖形留在玻璃基板上。面板製造廠, 利用此光罩, 當做生產液晶面板的母版。與照相原理相同, 如同利用底片能夠洗出數千張之照片, 利用類似照相的原理, 光罩能夠在薄膜電晶體液晶顯示器的基材上產生電子迴路而實現大量生產。如同底片品質的好壞會左右照片的品質般, 光罩的品質, 亦是左右液晶顯示面板品質的最主要關鍵。目前大尺寸高階光罩主要爲 GTM (Gray Tone Mask) 光罩、HTM (Half Tone Mask) 及 Slit 光罩。高階光罩的趨勢爲光罩尺寸越來越大, 線寬與間隙的設計越來越細, 且整片光罩的均勻度的要求越來越嚴格。光罩製作困難度大增, 因此在光罩描繪前的資料轉檔, 須藉助特殊的圖形處理, 來協助高階光罩的製作, 以提高高階光罩的製作良率; 而光罩蝕刻製程, 其蝕刻速率不一致時, 往往造成光罩之線寬均勻度不佳, 造成蝕刻速率不均因素很多, 如圖形與圖形間之疏密程度, 蝕刻機旋轉的速度, 蝕刻機噴嘴的位置等。本研究著重在利用圖形補償並改善光罩的關鍵尺寸均勻度及精密度, 利用邏輯演算的方法, 從整片光罩圖形中找出需要特別做補償之特定圖形做適當的補償, 再與原圖形整合, 以彌補因圖形疏密不同所造成的蝕刻速率不均而導致的線寬誤差。

關鍵詞：光罩, 蝕刻, 薄膜電晶體液晶顯示器, 邏輯演算法。

Application of Logical Operations on Selective Line Width Bias of a Large Area Mask

WEN-HSING KAO¹, WEN-HSIANG SHEN^{2,*} and YONG-CHUAN CHANG³

¹Department of Information Technology, Overseas Chinese University

²Department of Information Management, Overseas Chinese University

100, Chiaokwang Rd., Taichung 40721, Taiwan, R.O.C.

³PKLT CO.,LTD

No.13. Tongshan Rd., Daya Township, Taichung 42879, Taiwan, R.O.C.

ABSTRACT

To mass-produce the TFT array and the color filter of TFT-LCD panels, the technology of photolithography must be used to transfer photomask graphics onto the base material of LCD panels. Therefore, the precision of the photomask critically affects the quality of TFT-LCD panels. The mask manufacturing procedure begins with application of a photoresistor to quartz blanks, which are subsequently drawn with various geometric shapes by using laser or electron beams. After the developing process is complete, the exposed photoresistor is removed from the blanks and an etching process is applied to eliminate the chrome that was not covered by the photoresistor. Finally, the remaining photoresistor is cleaned, leaving the chrome geometry on the blanks. Alternatively, panel manufacturers use photomasks as master mask to produce LCD panels. Similarly to developing photographs, where a film is used to develop thousands of pictures one photomask can mass produce electronic circuits on a TFT-LCD based material. Just as film quality affects the pictures that are produced, photomask quality has the same effect on the quality of TFT-LCD panels. The primary high-level large-area photomasks that are currently used are gray tone masks (GTMs), half-tone masks (HTMs), and slits. The reason for the trend in high-level large-area photomasks is that mask size is becoming larger and the line size and gap design is becoming thinner. In addition, the uniformity requirements for producing photomasks are becoming stricter. Consequently, the difficulties faced in manufacturing photomasks have substantially increased and a particular graphic process is required to assist with improving the yield of photomask production. During the etching process of mask production, a non-uniform etching rate produces an inferior uniformity of the critical dimensions. Reasons for the inferior etching rate results include the uniformity of the photomask pattern, the spin speed of the etching machine, and the nozzle of the etching arms. This research focuses on the photomask pattern line-width compensation for improving uniformity and precision. The research combines logical operations to select the patterns that are necessary for special compensation, adding the appropriate compensation value to the pattern and combining it with the original pattern to generate a complete photomask pattern to compensate for the inferior etching rate that produces an inferior line-width uniformity.







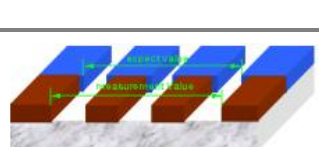


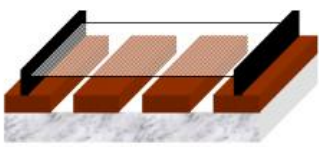
Key Words: mask, etching, thin-film transistor liquid-crystal display (TFT-LCD), logic algorithm.

一、緒論

光罩製程簡單來說，是在石英基板 (quartz) 上塗上光阻材料，利用雷射或電子束設備描繪出所需的各種圖形 (geometry)，並且進行顯影 (developing) 的製程，去除掉基板 (blanks) 上已曝光的光阻材料，再透過蝕刻 (etching) 的製程，去除掉不被光阻材料覆蓋的鉻膜 (chrome)，最後再清洗殘留下來的光阻材料，最後便會依照鉻膜的線路，讓圖形留在玻璃基板上。表 1[1]為光罩製程的簡易示意流程。

蝕刻是將材料使用化學反應或物理撞擊作用而移除的技術。蝕刻技術可以分為濕蝕刻 (wet etching) 及乾蝕刻 (dry etching) 兩類。在濕蝕刻中是使用化學溶液，經由化學反應以達到蝕刻的目的，而乾蝕刻通常是一種電漿蝕刻 (plasma etching)，電漿蝕刻中的蝕刻作用，可能是電漿中離子撞擊晶片表面的物理作用，或者可能是電漿中活性自由基 (radical) 與晶片表面原子間的化學反應，甚至也可能是這兩者的複合作用。蝕刻是利用化學或物理程序來選擇性地移

表 1. 光罩製作流程

圖示	步驟	製程
 photoresist Cr+CrO2 Qz	1.	在石英基板 (quartz) 濺擊 (sputtering) Cr/CrO2 後在其上光阻塗層。利用阻劑中的官能基受光聚合或受光分解作用的原理，來達到線路成型的目的
 photoresist Cr+CrO2 Qz	2.	使用雷射光刻設備，在光阻層表面形成圖案 (pattern)。光罩 (photo mask) 設計上的線路經光學原理將影像轉印到轉印帶的薄膜光阻上，所使用的感光乳劑為曝光分解型，所以當顯影時會留所需的線路圖形，而未曝光的薄膜光阻會留保護其餘線路，使其可蝕刻出允收範圍內的線路。
 photoresist Cr+CrO2 Qz	3.	進行沖洗顯影成抗蝕區域之圖案，將曝光後分解的光阻劑，利用顯影液，將曝光分解後不需保留之薄膜光阻溶解，留所需之線路形狀。
 photoresist Cr+CrO2 Qz	4.	在 Cr/CrO2 層上使用乾式蝕刻裝置進行蝕刻，在整個流程中蝕刻是相當重要的製程；也就是說，蝕刻前製程是為了好蝕刻品質而準備，若準備動作未完善，此時產品可在此重新製作，以減少不必要之報廢；蝕刻後製程是為蝕刻作加工，因產品於蝕刻後已完全成型。
 Cr+CrO2 Qz	5.	剝去抗蝕層後進行清洗。由於半導體各元件及連線相當微細，因此製造過程中，如果遭到微粒、金屬的污染，容易造成晶片內電路功能的損壞，形成短路或斷路等等，導致電路的失效，洗淨的原則是用洗淨液將目的物表面的污染物除去，並將已經使用過的洗淨液從表面移除。
 Cr+CrO2 Qz	6.	測定 Cr/CrO2 層圖樣或石英基板間隔圖樣之關鍵尺寸 (critical dimension ,CD)，此工程為測定圖樣是否與客戶所設計之圖形相同的工程。在所有領域，將特定 CD 所分佈之程度由 CD 一致性顯示，其值之分佈需在特定值以內，且 CD 值之平均值也需在客戶要求之值內，不可超過特定值以上。
 Cr+CrO2 Qz	7.	在光罩上測定圖樣之位置準確性，將客戶設計之基準光罩圖樣與實際製造出之光照形狀做比較後，測定其相對位置之準確度的工程。對於參考圖樣和實際圖形間之差異，x 方向及 y 方向之值不可超過特定值。且圖形旋轉方向之傾度也需在特定值以下。
 Cr+CrO2 Qz	8.	利用檢驗工具檢驗設計樣式以外之缺陷並進行缺陷修正。 缺陷修正方法： Zapping : 利用雷射光瞬間蒸發缺陷 Deposition : 利用雷射光或離子束激光，將氣體 (Cr) 形象之材料物質沈積並固定在圖樣所呈現的特定位置。
 Cr+CrO2 Qz	9.	透過清洗去除顆粒。首先用 H ₂ O ₂ 進行表面氧化作用，接著使用 NH ₄ OH 將表面的微粒清除，最後再由表面電荷將鹼性溶劑 (-OH) 進行分離並排斥在 SC1 溶液之外。
 pellicle Cr+CrO2 Qz	10.	為防止污染光罩圖樣，覆蓋薄膜，此為製造光罩之最後階段工程。薄膜為防止附著於光罩表面之微粒在晶圓曝光工程中成圖形於晶圓上的角色。光罩圖形上有微粒時會聚焦在晶圓上，但有薄膜時，在它表面附著之顆粒不會在晶圓表面上聚焦為圖樣。通常使用之薄膜為 1μm 厚之透明薄膜。

除依照設計而在表面形成的 Cr/CrO₂ 層。濕蝕刻(化學蝕刻)和乾蝕刻(電漿或離子蝕刻,也就是物理蝕刻)都是現今光罩製程常用的方式,當精細度要求較高時,較常選擇乾蝕刻(如圖 1 (b))的方式。而在大尺寸光罩,因面積大,若採用乾蝕刻的方式其成本將非常高,因此一般皆採用濕蝕刻(如圖 1 (a))的方式。在蝕刻的製程中,當蝕刻液將底部的 CrO₂ 蝕刻完成時,在二側邊卻會造成過蝕(over etching)的現象,此現象被稱為側蝕,側蝕在濕蝕刻的製程特別嚴重,對於精細的圖形較難控制,因其側蝕量(etch bias)較大,因此一般在描繪之前,都必須先做製程補償(process bias),將側蝕的量預先在圖形上做縮小補償,補償的值,剛好能彌補側蝕所損失的尺寸。當蝕刻製程控制不佳或光罩補償設計不佳時,會嚴重影響 TFT-LCD 上線路成形之品質。側蝕現象及線寬尺寸,必須於工程設計階段提出良好的製程設計補償,作為未來穩健化設計之參考,以利前製設計人員作業。解析增強技術(Resolution Enhancement Technology, RET) [11]之光學鄰近效應修正(Optical Proximity Correction, OPC)技術便是改善因光學鄰近效應之影響所造成之失真的重要因素。

液晶顯示器(Liquid Crystal Display, LCD)因為具備無輻射、低耗電、體積小、壽命長等優點,已成為現代人最廣為使用的顯示器,從手持式電子設備、電腦顯示器到電視機, LCD 是最重要的零件之一。新世代液晶平面顯示器製程技術發展以二個方向進行,一為增大製程玻璃基板的尺寸以提升產能進而降低成本,二為發展具可取代性的新式製程技術以簡化製程而降低成本[10]。液晶平面顯示器製程,須透過光罩在 TFT-LCD 的基材上產生電子迴路而實現大量生產。如同底片品質的好壞會左右照片的品質般,光罩的品

質,亦是左右液晶顯示面板品質的最主要關鍵。在目前為因應新世代液晶平面顯示器高階製程技術,降低客戶生產成本及提高液晶顯示器的品質,同時有相關在高階光罩的部分,光罩公司著重在 GTM (Gray Tone Mask) 光罩、HTM (Half Tone Mask) 及 Slit 光罩等光罩的研發[8],這些高階光罩線寬細,允許的線寬誤差小,在光罩製作上極為困難,因此需藉由適當的圖形處理來改善光罩線寬的均勻度及精密度,一般光罩圖形處理軟體提供適當的處理方法來改善光罩線寬的問題,一般的方式是由整片光罩加上同樣的圖形補償值,做圖形處理,或者針對特定的線寬做圖形處理,但若考慮圖形疏密程度而針對特定的圖形做處理,此技術較為困難。本研究利用圖形邏輯演算的原理,做圖形運算,找出特定的圖形,再針對被選出的圖形做補償,來改善光罩因圖形疏密不同所造成的蝕刻速率不均而導致的線寬誤差。

二、文獻探討

光罩補償設計在國內外均有相關研究[2-7,9,11,14],早期之研究偏向研究蝕刻之理論,如張簡文添[4]、蕭運連[9]、徐培均[3]等所提出關於蝕刻之相關研究,進而發現蝕刻補償之問題,如黃信裕[5]、夏勤[2]等人之研究,在光罩製程過程中所產生的蝕刻補償問題,再之後葉珊貞[7]提出的光罩補償設計之雛形系統開發,以專家系統的方式,解決光罩補償設計人員在新產品設計之補償量問題,如黃宣彰[6]應用 VB.NET 開發光罩補償設計查詢系統。由上述文獻探討我們可以發現如圖 2 所呈現,蝕刻所帶來的影響從早期的發現到針對其作補償的研究,再之後慢慢朝向系統化之研究,足見蝕刻補償設計系統化之重要性及其發展方向。

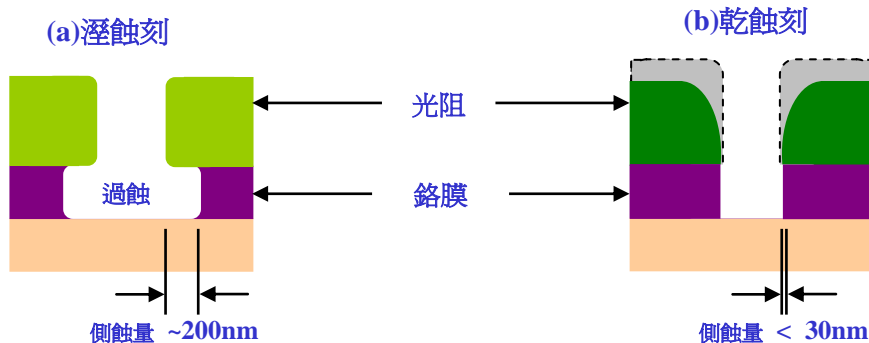


圖 1. 濕蝕刻和乾蝕刻側蝕示意圖

三、研究方法

一般在光罩的製程中，整片光罩圖形中線寬粗細不一，容易造成蝕刻速率不均勻而影響到線寬的均勻度，雖目前 TFT-LCD 成品相關瑕疵偵測與辨識相關研究被發表 [13,15]。而本研究將探討的是如何於前置光罩製程中針利用邏輯演算的方式挑選出對需特別做蝕刻補償的圖形，以彌補因蝕刻速率不均所造成的線寬誤差，避免後端更大損失。例如在圖 3 左側圖中，填滿顏色的部份為蝕刻之區域。在此圖形中，內部圖形及外部圖形，其蝕刻液流入的難易有別，以內部圖形 F 區域而言，因蝕刻液流入比較困難，因此蝕刻速度較慢，而外部 F 區域部份，則因蝕刻液流入較為容易，因此蝕刻速度較快，為了讓整個蝕刻圖形在相同時間，達到蝕刻的目標值，對於蝕刻速率快的外部區域，將補償圖形放大些，如圖 3 右側圖形的補償值 1 (sizing value 1)，而對於蝕刻速率較慢的內部區域，則使用較小的圖形補償值 2 (sizing value 2)，如此即能讓不同的蝕刻速率的圖形在同時間達到相同的線寬目標值。至於如何讓不同的蝕刻速率的圖形區隔開來，則是本研究探討的重點。

一般光罩圖形處理軟體，皆提供圖形補償之功能，然而此圖形補償一般只能全面性的給一個補償值 (sizing)，如此的功能並無法解決因圖形因素所造成的蝕刻速率不均的問題。在一般的情況下，對於不同需求的補償值，可使用 GDSII 佈局 (layout) 軟體達成，選取多邊形的邊界並各別修改為所需的值，動作較為繁複且手動編輯圖形較易出錯，若圖形太過複雜，則花費的時間太長，且容易出錯，例如圖 4 中，使用 VIRTUSO 佈局軟體手動編輯補償圖形。

為避免編輯圖形時發生人為錯誤，及節省光罩圖形處理的時間。本研究使用邏輯運算的 OR、AND、NOT、XOR，並利用 OVERUNDER 及 UNDEROVER 的運算方式來萃取出所需的特徵幾何圖形。將單一多邊形依不同的區域，依照需求分別加入不同的補償值，然後再與其他圖形結合，以縮短資料準備的時間及降低人為錯誤，達到依圖形不同線寬 (狹縫) 的部份加入不同的補償值，以獲得最佳的關鍵尺寸精度。表 2 描述這些演算法的功能：

使用邏輯運算的技巧來取得單一多邊形的不同區域，並同時完成各區域的補償值。例如在圖 7 中，希望能萃取出內部未填滿的 F 圖形，因 F 圖形外部蝕刻速率較大，內部蝕刻速率較小，故外部需要較大的補償值，內部則需要較小的

補償值。當利用邏輯運算區分開 F 的內外部圖形，即可個別的將內外部圖形做不同的補償，最後再用減去 (NOT) 的方式，外部 (outer) 的 F 圖形減掉內部 (inner) 的 F 圖形，產出最後的圖形，如此即能產出針對不同蝕刻速率做不同的圖形補償值的需求。

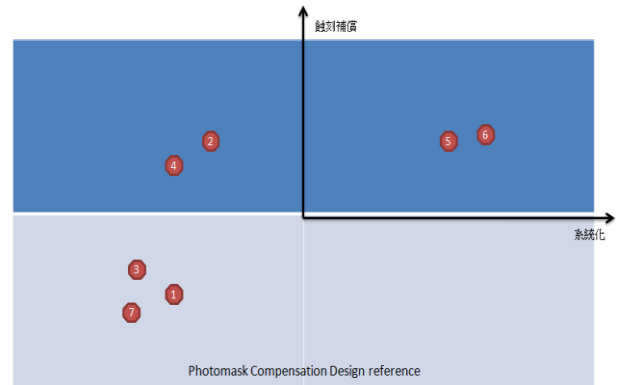


圖 2. 光罩蝕刻製程之研究趨勢

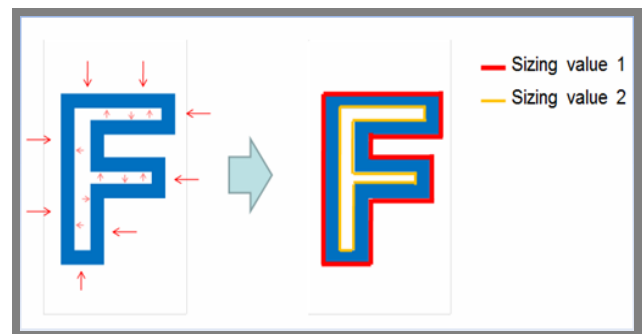


圖 3. 光罩圖形中線寬粗細不一

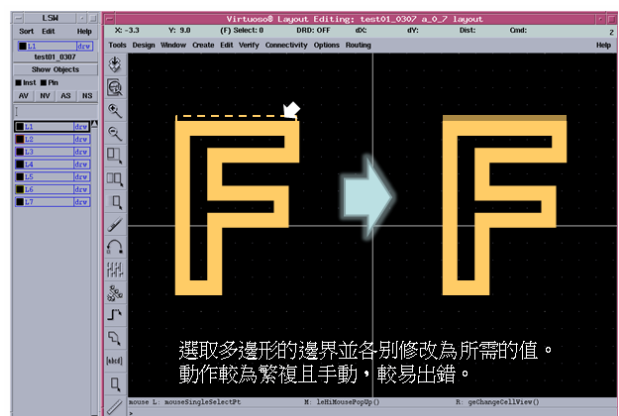


圖 4. 使用 VIRTUSO Layout 軟體手動編輯 Sizing 圖形

表 2. 邏輯運算處理方式

邏輯功能	處理方式說明
OR	如圖 5 中，將兩個多邊形圖形作聯集運算，經運算後形成單一一個多邊形圖形。
AND	如圖 5 中，將兩個多邊形圖形作交集運算，經運算後重疊部份被留下，形成單一一個多邊形圖形。
NOT	如圖 5 中，綠色多邊形圖形為主要圖形，當經 NOT 運算後，粉紅色圖形疊到綠色圖形的部份將被移除。
XOR	如圖 5 中，兩個多邊形圖形經 XOR 運算後，重疊部份將被移除，而非重疊部分則被留下。
OVERUNDER	如圖 6 中，兩個長方形圖形，其間隙為 2 μm ，經過超額補償 (oversizing) 1 μm 之後，兩個長方形圖形向外擴展 1 μm ，則兩個圖形接在一起，後雖經縮小補償 (undersizing) 1 μm 之後，圖形縮為原來之尺寸，但兩個圖形已整合為一個圖形。
UNDEROVER	如圖 6 中，存 2 μm 及 5 μm 寬之圖形，為消除 2 μm 的線寬，縮小補償 (undersizing) 2 μm 後，2 μm 圖形消失，再超額補償 (oversizing) 回原來之尺寸。

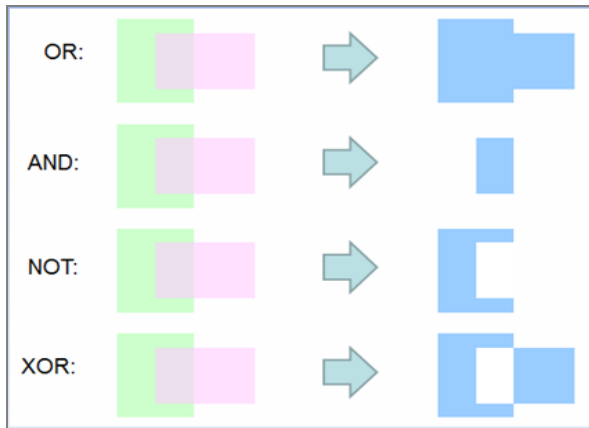


圖 5. 使用邏輯運算做圖形的特徵萃取

例如在圖 8 中上方的線寬圖周圍的圖形較為空曠，具有較大的蝕刻速率；而下方的圖形中因彼此間隙較小，故蝕刻速率較慢，因此上方區域的圖形必須有較大的圖形補償值，即必須被萃取出上方區域的圖形，做完補償後再與原圖做整合，具體實例以圖 9 說明。

例如在圖 9 (a) 原始圖 (original graph) 中具有 0.96 μm 的線寬，在下方的線寬間隔為 2 μm ，因為上方之圖形空曠，故蝕刻速率較快，為了讓整個圖形在相同時間達到線寬的目的

標值，故須將上方的圖形加上適當的補償值 (如圖 9 (a))，再與原圖整合 (如圖 9 (b))，然後整片光罩再加上製程補償值 (process bias)，來補償側蝕所造成的問題。

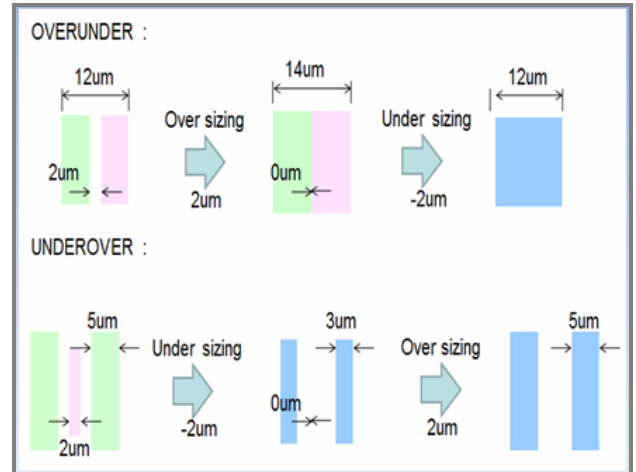


圖 6. 使用 OVERUNDER 及 UNDEROVER 運算做圖形的特徵萃取

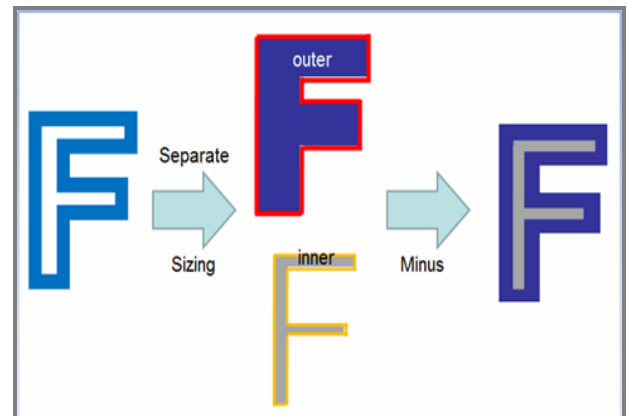


圖 7. 利用邏輯運算分開二個不同的特徵圖形

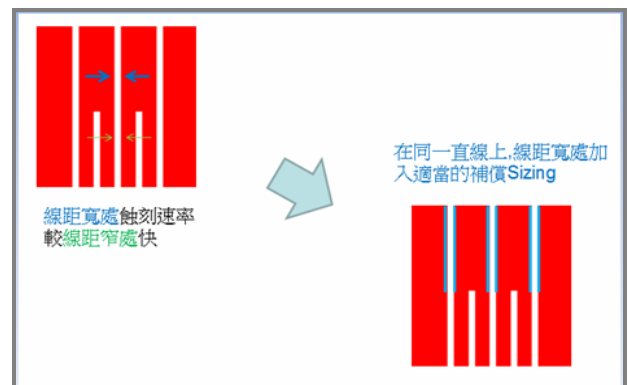


圖 8. 蝕刻速率的不同需挑選出線距較寬的線作 Sizing

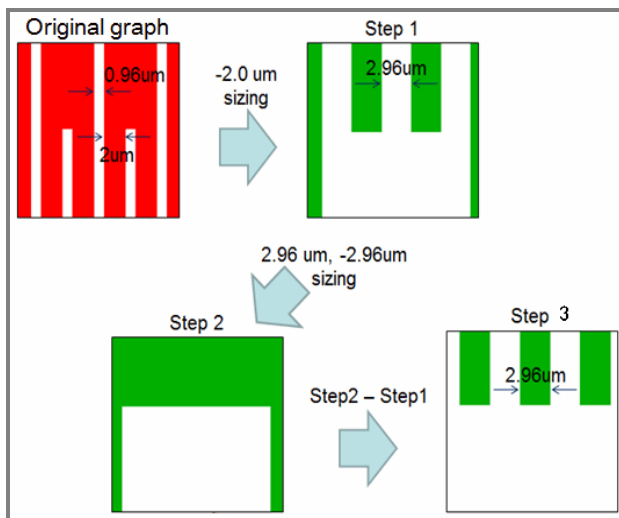


圖 9 (a) . 萃取上方的圖形

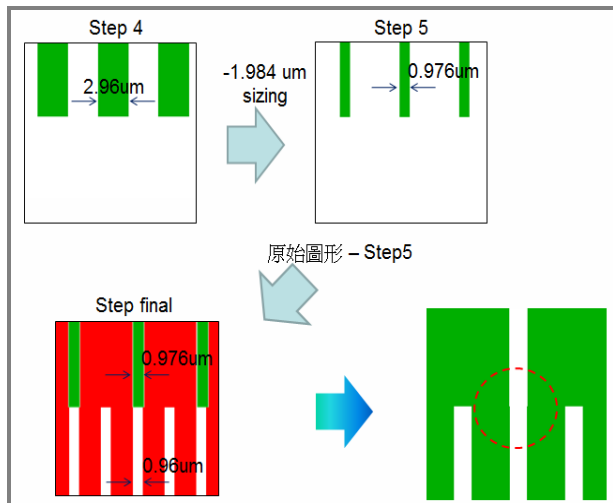


圖 9 (b) . 上方的圖形做完補償後再與原圖整合

如圖 9 (a) 與圖 9 (b) 所示，邏輯演算之步驟如下：

- Step 1. 參考圖 9 (a)，為了單獨取出上方之圖形，故以 UNDEROVER 補償的方式，先以 $-2\mu\text{m}$ 的縮小補償，消除下方圖形之間隙，這時原來上方圖形 $0.96\mu\text{m}$ 的線寬成為 $2.96\mu\text{m}$ ，而下方之圖形則消失。
- Step 2. 因為只有上方區域之線段需要做線寬補償，因此須擷取出上方區域的線段，在此步驟先做 $2.96\mu\text{m}$ 的，讓線寬消失得到 STEP2 的圖形。
- Step 3. 將 STEP2 減掉 STEP1 的圖形後，則可得到 STEP3 之圖形，此時的圖形則為所要擷取的線段。
- Step 4. 參考圖 9 (b)，對原始圖線寬 $0.96\mu\text{m}$ ，每邊做 $0.008\mu\text{m}$ 的線寬補償，使最終之線寬為 $0.976\mu\text{m}$ ，故在本步驟須做縮小補償 $-1.984\mu\text{m}$ ，經線寬補償後如圖

STEP5 所示，其線寬皆為 $0.976\mu\text{m}$ 。

Step 5. 圖 9 (b) 中最後的步驟，僅需將原始的圖形減掉

STEP4 之圖形，即為最終所需求的圖形。

邏輯演算法的另一個應用，例如圖 10 的上圖形具有 $0.6\mu\text{m}$ – $0.82\mu\text{m}$ 的狹窄線距，因為線距狹窄處，蝕刻速度較其他處圖形慢，為了讓整個圖形在相同時間達到線寬的目標值，故須另外加上特殊補償後（如圖 10 的下圖），再與原圖形整合在一起，然後整片光罩再加上製程補償值，來補償側蝕所造成的問題。故本例將以邏輯演算法取出狹窄處圖形後，做 $0.24\mu\text{m}$ 的圖形補償。

如圖 11 (a) 與圖 11 (b) 所示，邏輯演算之步驟如下：

- Step 1. 參考圖 11 (a)，為了單獨取出狹窄線距之圖形，故以 OVERUNDER 的方式，先以 $1\mu\text{m}$ 的超額補償及 $1\mu\text{m}$ 的縮小補償，消除狹窄線距之圖形，這時狹窄線距之圖形消失。
- Step 2. 因為只有狹窄線距之圖形需要做線寬補償，因此只須擷取出狹窄線距之圖形，在此步驟，以 STEP1 的圖形減去原始的圖形，而得到 STEP2 的圖形。
- Step 3. STEP2 的圖形即為所要擷取的狹窄線距圖形，此圖形需做 $0.24\mu\text{m}$ 的圖形補償，因此補償 $0.24\mu\text{m}$ 。
- Step 4. 參考圖 11 (b)，在最後的步驟，僅需將原始的圖形減掉 STEP3 之圖形，即為最終所需求的圖形。

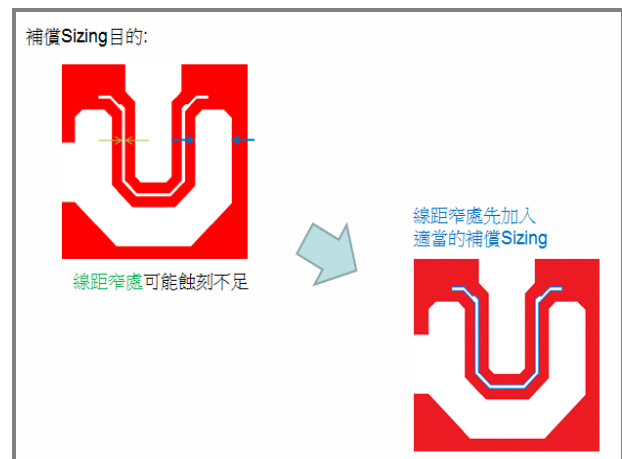


圖 10. 線距狹窄處圖形需另做補償

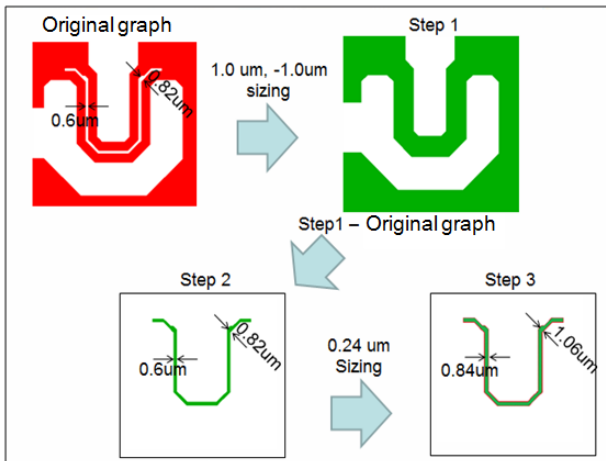


圖 11 (a) .擷取的狹窄線距圖形

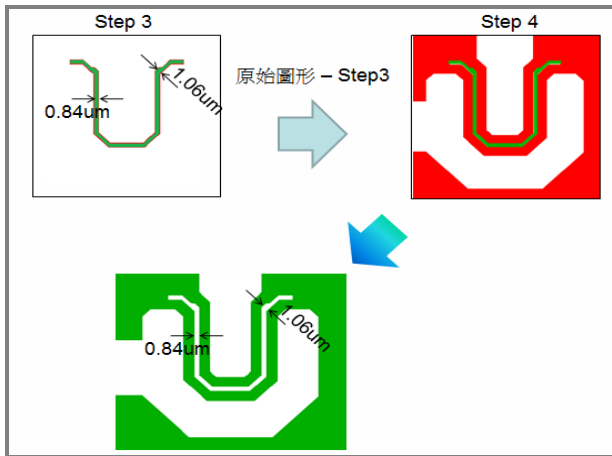


圖 11 (b) . 線距狹窄處圖形需另做補償

四、結果與討論

當元件越做越小 ($<0.18 \mu\text{m}$)，而晶圓尺寸愈來愈大 (>8 吋)，蝕刻選擇率與均勻度就變得很重要。蝕刻製程後的關鍵尺寸線寬精度及整片光罩關鍵尺寸的均勻度，與圖形設計的密集度息息相關，這種現象稱為圖型負載效應 (loading effect)，無論是在 IC 奈米光罩或大型顯示器光罩都有同樣的問題[16]。其原因是線路設計不可能讓每處設計的圖形密度完全相同，而圖形密度不同即會造成蝕刻速度不均勻，最終造成整片光罩關鍵尺寸的精度及均勻度不符合規格。此問題不管是乾蝕刻製程或濕蝕刻製程，一直都是光罩製作急須克服的問題，目前解決的方法，有些從圖形均勻度處理著手如採用光學效應修正的手法 (optical proximity correction)，或從硬體設備著手，但二者投資金額皆須再提高成本達一百五十萬美金以上，非一般中小型光罩公司所能負擔。一般光

罩公司的圖形處理軟體，皆有提供邏輯演算的功能，本研究以不增加光罩公司成本支出，且維持產品所需達成的效能與精確度規格的前提下，巧妙利用邏輯演算的功能，而達到選擇出所要補償的圖形，針對所選出的關鍵尺寸圖形作適當的補償，使關鍵尺寸線寬精度及整片光罩關鍵尺寸的均勻度皆符合需求，此方法已確實應用於台灣光罩產業之實際製程中。

五、結論

光罩佈局自動化軟體，有效利用光罩之有效面積，自動擺置積體電路、測試晶片、測試線寬、基座等，除能避免人為之疏失外，並可將光罩與晶圓作最大的運用，並進一步提供晶圓地圖功能，使非光罩業者亦能利用軟體對其晶圓需求作計算，了解每片晶圓之晶片最大產出量，增加產出效能並降低單位成本[12]。光罩軟體可自動產生設計框架所需之 GDS 佈局，一般在處理選擇性線寬補償時，常使用 GDSII 佈局軟體選取多邊形的邊界並各別修改邊界成為所需的補償圖形；然而若所要編輯的圖形過於複雜，則花費得時間太長，且容易出錯。另外有些較昂貴的圖形處理軟體，提供了許多選擇性線寬補償之功能，如設定尋找特定的線寬或特定的角度，或者設定線與線之間距離，以便擷取出須特別作圖形補償的區域圖形。但本研究所提出的邏輯演算方法，應用一般光罩圖形處理軟體所提供的 OR、AND、NOT、XOR，並利用 OVERUNDER 及 UNDEROVER 功能，即可依據所設定的線寬及線寬的間隙，而擷取出須特別作圖形補償的區域圖形，而不受限於所挑選必為封閉圖形之限制。應用本邏輯演算的方法，即能以一般光罩圖形處理的功能，而達到昂貴的電子設計自動化工具所提供的功能，此為本研究的主要貢獻。

參考文獻

1. 弘榮光罩股份有限公司 (95 年 1 月 31 日)，光罩製程，102 年 4 月 5 日，取自 http://www.ppkt.com.tw/chinese/b6_maskmake.html。
2. 夏勤 (民 87)，單晶矽非等向性蝕刻研究，國立臺灣大學機械工程學研究所碩士論文。
3. 徐培均 (民 85)，蝕刻設備之蝕刻均勻性及驗收條件探討，工業材料，117, 126-128。

4. 張簡文添 (民 88), 單晶體溼式蝕刻理論, 國立臺灣大學應用力學研究所博士論文。
5. 黃信裕 (民 90), 單晶濕式蝕刻速率與角隅補償設計之研究, 國立臺灣大學應用力學研究所碩士論文。
6. 黃宣彰 (民 97), 應用 VB.NET 開發光罩補償設計查詢系統之研究, 義守大學工業工程與管理學系碩士論文。
7. 葉珊貞 (民 95), 光罩補償設計之雛形系統開發, 義守大學工業工程與管理學系碩士論文。
8. 盧慶儒 (96年4月4日), 高度精細化和大型化 TFT-LCD 光罩的最新趨勢, 102 年 4 月 5 日, 取自: http://blog.sina.com.cn/s/blog_4ba50e11010007un.html.
9. 蕭運聯 (民 91), 單晶體二維連續曲面蝕刻理論與實驗, 國立臺灣大學應用力學研究所碩士論文。
10. 薛英家、曹偉銘 (民 96), 灰階光罩與 TFT 製程關係之探討, 中興大學精密工程學系所碩士論文。
11. Apanius M., P. B. Kaul and A. R. Abramson (2007) Silicon shadow mask fabrication for patterned metal deposition with microscale dimensions using a novel corner compensation scheme. *Sensors and Actuators A: Physical*, 140 (2), 168-175.
12. Fuller, D. B. (2012) Chip design in China and India: Multinationals, industry structure and development outcomes in the integrated circuit industry. *Technological Forecasting and Social Change*, In Press, Corrected Proof, Available online 11 December 2012
13. Lu, C. J. and D. M. Tsai (2005) Automatic defect inspection for LCDs using singular value decomposition. *International Journal of Advanced Manufacturing Technology*, 25 (1-2), 53-61.
14. Soin, N. and B. Y. Majlis (2006) Development of perfect silicon corrugated diaphragm using anisotropic etching. *Microelectronic Engineering*, 83 (4-9), 1438-1441.
15. Tsai, D. M. and S. M. Chao (2005) An anisotropic diffusion-based defect detection for sputtered surfaces with inhomogeneous textures. *Image and Vision Computing*, 23 (3), 325-338.
16. Wong, A. K. (2000) Level-specific lithography optimization for 1-Gb DRAM. *Semiconductor Manufacturing, IEEE Transactions on*, 13 (1), 76-87.

收件：102.01.28 修正：102.03.18 接受：102.05.09